

2/

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-156850

(P2001-156850A)

(43)公開日 平成13年6月8日(2001.6.8)

(51)Int.Cl.
H 04 L 12/56
.1/00

識別記号

F I
H 04 L 1/00
11/20

テーマコード(参考)
E 5 K 0 1 4
1 0 2 A 5 K 0 3 0

審査請求 有 請求項の数3 O L (全10頁)

(21)出願番号 特願平11-341389
(22)出願日 平成11年11月30日(1999.11.30)

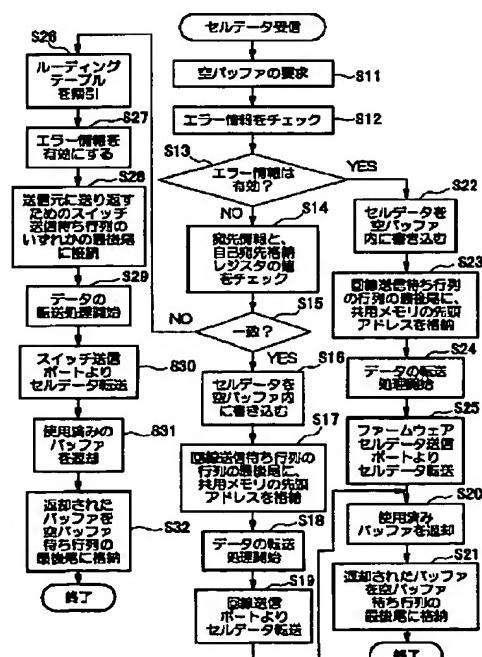
(71)出願人 000168285
甲府日本電気株式会社
山梨県甲府市大津町1088-3
(72)発明者 小林 正樹
山梨県甲府市大津町1088-3 甲府日本電
気株式会社内
(74)代理人 100108578
弁理士 高橋 誠男 (外3名)
F ターム(参考) 5K014 AA01 BA01 FA03 GA01 HA08
5K030 GA12 HA08 HB29 JA06 KA01
KA02 KA13 KX12 KX13 MA13

(54)【発明の名称】 データ伝送処理方法

(57)【要約】

【課題】宛先情報が異なるセルデータを受信したり、予めエラーが発生しているという情報を持っているセルデータを受信した場合においても、転送エラーからの回復やデバッグ処理等において円滑に行うことができるデータ伝送処理方法を提供することである。

【解決手段】空バッファを取得した後、受信セルデータ内に格納されているエラー情報をチェックし、エラー情報が無効である場合には受信セルデータ内に格納されている宛先情報と自己宛先情報を一致、不一致を判定する。一致判定である場合は、取得した空バッファに受信セルデータを書き込む。そして、回線送信待ち行列の最後尾にあるリンクアドレス格納場所に、共有メモリの先頭アドレスを格納し、回線送信待ち行列の先頭から送信セルデータを取り出して転送を実行する。



BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】 受信セルデータを一時記憶するために共有メモリの領域を構成する空バッファを取得する取得処理と、取得した空バッファに前記受信セルデータを書き込む書き込み処理と、回線へ送出する送信セルデータの待ち行列である回線送信待ち行列の最後尾にあるリンクアドレス格納場所に、前記共有メモリの先頭アドレスを格納するアドレス格納処理と、前記回線送信待ち行列の先頭から送信セルデータを取り出して転送を実行する転送実行処理とを備えたデータ伝送処理方法において、前記受信セルデータ内に格納されているエラー情報をチェックするエラーチェック処理と、前記エラーチェック処理でエラー情報が有効か否かを判定するエラー判定処理と、前記エラー判定処理が無効である場合に、前記受信セルデータ内に格納されている宛先情報と自己宛先情報との一致、不一致を判定する宛先チェック処理とを、前記取得処理と前記書き込み処理との間に実行した後、前記宛先チェック処理で一致判定である場合は、前記書き込み処理、前記アドレス格納処理、及び前記転送実行処理を順次実行することを特徴とするデータ伝送処理方法。

【請求項2】 前記エラー判定処理でエラー情報が有効である場合には、前記書き込み処理と、前記回線送信待ち行列と別の回線送信待ち行列で前記アドレス格納処理とを実行した後、前記別の回線送信待ち行列の先頭から送信セルデータを取り出して転送を実行することを特徴とする請求項1記載のデータ伝送処理方法。

【請求項3】 前記エラー判定処理でエラー情報が無効であり、且つ前記宛先チェック処理で不一致判定である場合に、前記受信セルデータ内の送信元情報を取り出し、その情報をアドレスにしてルーティングテーブルを索引する索引処理と、

前記受信セルデータ内の送信元情報を及び前記宛先情報を入れ替え、前記エラー情報を有効にして前記共有メモリに格納する第2の格納処理と、

前記索引処理で索引したルーティングテーブルの情報に基づいて、前記受信セルデータを送信元に返送する返送処理とを実行することを特徴とする請求項1記載のデータ伝送処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、外部のスイッチ装置などからセルデータを受信して回線側等に送信するデータ伝送処理方法に関する。

【0002】

【従来の技術】 従来、この種のデータ伝送処理方法を実施するデータ伝送処理装置としては、例えば図3に示すようなものがあった。 図3は、従来の伝送データ処理装置の要部構成を示すブロック図である。 この伝送データ

2

タ処理装置によれば、装置外部のスイッチからスイッチ受信ポート105を介してセルデータを受信すると、宛先の正当性のチェックを行うこと無しに、回線側の送信ポート(以下、回線送信ポートと記す)106に接続している回線送信待ち行列122の最後尾に接続する。そして、回線送信ポート106の制御を行う回線送信セルデータ処理部124において、上記回線送信待ち行列122の先頭を取り出し、回線送信ポート106から回線側にセルデータを送信している。

10 【0003】 図4は、スイッチ受信ポート105から回線送信ポート106への従来の伝送データ処理方法を示すフローチャートである。 スイッチ受信ポート105で受信したセルデータは、スイッチ受信セルデータ処理部121に送信される。 上記スイッチ受信セルデータ処理部121は、セルデータをスイッチ受信ポート105で受信すると、受信したセルデータを伝送データ格納領域である共有メモリ131へ一時格納するために、空バッファ処理部141に対して格納が可能である共有メモリ131内アドレスデータの要求を行う(ステップS51)。

20 【0004】 空バッファ処理部141は要求を受けると、空バッファ待ち行列140から先頭の共有メモリ131内アドレスデータを取り出し、スイッチ受信セルデータ処理部121に送信する。 上記共有メモリ131内アドレスデータを獲得したスイッチ受信セルデータ処理部121は、上記獲得した共有メモリ131内アドレスデータにスイッチ受信ポート105で受信したセルデータを格納する。

30 【0005】 スイッチ受信セルデータ処理部121は、共有メモリ131にスイッチ受信ポート105で受信したセルデータを格納した後に(ステップS52)、回線送信待ち行列122の最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記受信したセルデータを共有メモリ131へ格納した共有メモリ131内アドレスデータに書き換えることで、受信セルデータを回線送信待ち行列122に接続する(ステップS53)。

【0006】 そして、回線送信ポート106に繋がっている回線送信セルデータ処理部124において、回線送信待ち行列122の先頭のアドレスデータが取り出され、上記アドレスデータで指定された共有メモリ131の領域に格納されているセルデータを取り出し(ステップS54)、取り出したセルデータは回線送信ポート106から回線側に送信が行われる(ステップS55)。

40 【0007】 また、上記送信が完了した共有メモリ131内アドレスデータについては、空バッファ待ち行列140に返却するために空バッファ処理部141に送信される(ステップS56)。 上記共有メモリ131内アドレスデータを受け取った空バッファ処理部141は、空バッファ待ち行列140の最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記回線送信セルデータ

3

ータ処理部124より返却された共有メモリ131内のアドレスデータに書き換えることで、空バッファ待ち行列140への返却が完了する（ステップS57）。

【0008】図5は、上記従来のデータ伝送処理方式の模式図である。双方向のデータ伝送処理を行う構成となっており、受信ポート105a、105bと、送信ポート106a、106bとを備えている。中央メモリ300には、受信セルデータを格納する伝送データ格納領域301と、送信待ち行列122a、122bと、空バッファ待ち行列140a、140bとを有している。

【0009】

【発明が解決しようとする課題】しかしながら、上記従来のデータ伝送処理方法では、宛先情報が異なるセルデータを受信したり、予めエラーが発生しているという情報を持っているセルデータを受信した場合においても、送信側のノードまで上記セルデータが送信されてしまい、結果としてかなり転送処理が進んだ後にデータの破壊やノードが検出するエラー情報等でシステムが停止するという問題があり、デバッグ効率が低下してしまうという恐れがあった。

【0010】本発明は、上述の如き従来の問題点を解決するためになされたもので、その目的は、宛先情報が異なるセルデータを受信したり、予めエラーが発生しているという情報を持っているセルデータを受信した場合においても、転送エラーからの回復やデバッグ処理等において円滑に行うことができるデータ伝送処理方法を提供することである。

【0011】

【課題を解決するための手段】上記目的を達成するため、請求項1記載の発明に係るデータ伝送処理方法では、受信セルデータを一時記憶するために共有メモリの領域を構成する空バッファを取得する取得処理と、取得した空バッファに前記受信セルデータを書き込む書き込み処理と、回線へ送出する送信セルデータの待ち行列である回線送信待ち行列の最後尾にあるリンクアドレス格納場所に、前記共有メモリの先頭アドレスを格納するアドレス格納処理と、前記回線送信待ち行列の先頭から送信セルデータを取り出して転送を実行する転送実行処理とを備えたデータ伝送処理方法において、前記受信セルデータ内に格納されているエラー情報をチェックするエラーチェック処理と、前記エラーチェック処理でエラー情報が有効か否かを判定するエラー判定処理と、前記エラー判定処理が無効である場合に、前記受信セルデータ内に格納されている宛先情報と自己宛先情報との一致、不一致を判定する宛先チェック処理とを、前記取得処理と前記書き込み処理との間に実行した後、前記宛先チェック処理で一致判定である場合は、前記書き込み処理、前記アドレス格納処理、及び前記転送実行処理を順次実行することを特徴とする。

【0012】請求項2記載の発明に係るデータ伝送処理

4

方法では、請求項1記載のデータ伝送処理方法において、前記エラー判定処理でエラー情報が有効である場合には、前記書き込み処理と、前記回線送信待ち行列と別の回線送信待ち行列で前記アドレス格納処理とを実行した後、前記別の回線送信待ち行列の先頭から送信セルデータを取り出して転送を実行することを特徴とする。

【0013】請求項3記載の発明に係るデータ伝送処理方法では、請求項1記載のデータ伝送処理方法において、前記エラー判定処理でエラー情報が無効であり、且つ前記宛先チェック処理で不一致判定である場合に、前記受信セルデータ内の送信元情報を取り出し、その情報をアドレスにしてルーティングテーブルを索引する索引処理と、前記受信セルデータ内の送信元情報及び前記宛先情報を入れ替え、前記エラー情報を有効にして前記共有メモリに格納する第2の格納処理と、前記索引処理で索引したルーティングテーブルの情報に基づいて、前記受信セルデータを送信元に返送する返送処理とを実行することを特徴とする。

【0014】

20 【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。図1は、本発明の実施の一形態に係るデータ伝送処理装置の構成ブロック図である。本実施形態においては、スイッチ側への送信ポートが3系統であり、回線側及びファームウェア側に送受信ポートが各々1系統存在し、さらにスイッチからの受信ポートが1系統存在する装置を例として説明する。図1を参照すると、本実施形態は、回線受信ポート1、スイッチ送信ポート2、3、4、スイッチ受信ポート5、回線送信ポート6、ファームウェアセルデータ送信ポート7、自己宛先格納レジスタ10、宛先比較回路11、ルーティングテーブル12、アドレス選択回路13、回線受信セルデータ処理部51、スイッチ送信セルデータ処理部55、56、57、スイッチ送信待ち行列52、53、54、スイッチ受信セルデータ処理部21、回線送信セルデータ処理部24、ファームウェア送信セルデータ処理部25、回線送信待ち行列22、23、共有メモリ31、空バッファ待ち行列40、及び空バッファ処理部41を備えている。

【0015】共有メモリ31は、送信元情報、宛先情報及びエラー情報が格納されているセルデータの送受信において、セルデータを格納するためのメモリであり、共有メモリ31内部はセルデータ単位に論理的に分割されて使用される。セルの送受信が行われる以前においては、共有メモリ31は全てセルデータが格納されていない空バッファとして存在し、上記空バッファは共有メモリ（伝送データ格納領域）31のアドレスをデータとする空バッファ待ち行列40に論理的に接続されている。

【0016】空バッファ待ち行列40は、回線受信ポート1において回線側より受信したセルデータを共有メモリ31内に一時格納しておくための領域を提供するため

50

に、空バッファとして使用できる共有メモリ31内部のアドレスをデータとする待ち行列である。

【0017】空バッファ処理部41は、回線受信セルデータ処理部51及びスイッチ受信セルデータ処理部21から送信される空バッファ要求に対して、空バッファ待ち行列40の先頭にあるアドレスデータを上記待ち行列から取り出し、要求元に取り出したアドレスデータを与える。また、スイッチ送信ポート2、3、4、回線送信ポート6、及びファームウェアセルデータ送信ポート7からの送信が完了した場合に、スイッチ送信セルデータ処理部55、56、57、回線送信セルデータ処理部24、及びファームウェア送信セルデータ処理部25から使用したアドレスデータを空バッファ待ち行列40に返却する要求が発生する。

【0018】上記要求に対して空バッファ処理部41は、空バッファ待ち行列40の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記返却されたアドレスデータに書き換えることで、空バッファ待ち行列40に論理的に接続させる。スイッチ送信待ち行列52、53、54は、回線受信セルデータ処理部51が予め空バッファ待ち行列40にある空バッファを使用するために空バッファ処理部41に対して空バッファの要求を行い、獲得した共有メモリ31のアドレスデータに対して、回線受信ポート1において回線側より受信したセルデータ、もしくはスイッチ受信ポート5において回線側より受信した宛先が間違ったセルデータを格納し、その格納した共有メモリ31内部のアドレスをデータとし、スイッチ送信待ち行列52、53、54の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記アドレスデータに書き換えることで、スイッチへ送信するセルデータを論理的に接続させているスイッチへの送信セルデータの待ち行列である。

【0019】回線送信待ち行列22は、スイッチ受信セルデータ処理部21が予め空バッファ待ち行列40にある空バッファを使用するために、空バッファ処理部41に対して空バッファの要求を行い、獲得した共有メモリ31のアドレスデータに対して、スイッチ受信ポート5においてスイッチ側より受信した正常セルデータを格納し、その格納した共有メモリ31内部のアドレスをデータとし、回線送信待ち行列22の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記アドレスデータに書き換えることで、回線へ送出するセルデータを論理的に接続させている送信セルデータの待ち行列である。

【0020】回線送信待ち行列23は、スイッチ受信セルデータ処理部21が予め空バッファ待ち行列40にある空バッファを使用するために、空バッファ処理部41に対して空バッファの要求を行い、獲得した共有メモリ31のアドレスデータに対して、スイッチ受信ポート5においてスイッチ側より受信したエラー情報が有効であ

るセルデータを格納し、その格納した共有メモリ31内部のアドレスをデータとし、回線送信待ち行列23の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記アドレスデータに書き換えることで、ファームウェア宛のセルデータを論理的に接続させている送信セルデータの待ち行列である。

【0021】スイッチ送信セルデータ処理部55、56、57は、スイッチ送信待ち行列52、53、54内に存在する最古のアドレスデータについて待ち行列から取り出し、取り出したアドレスデータから共有メモリ31に格納されているセルデータを取り出し、取り出したセルデータをスイッチ送信ポート2、3、4に送信する。また、送信したセルデータが使用していた共有メモリ31内のアドレスデータを空バッファ待ち行列40に返却するために、空バッファ処理部41に対してアドレスデータの返却を指示する。

【0022】回線送信セルデータ処理部24は、回線送信待ち行列22内に存在する最古のアドレスデータについて待ち行列から取り出し、取り出したアドレスデータから共有メモリ31に格納されているセルデータを取り出し、取り出したセルデータを回線送信ポート6に送信する。また、送信したセルデータが使用していた共有メモリ31内のアドレスデータを空バッファ待ち行列40に返却するために、空バッファ処理部41に対してアドレスデータの返却を指示する。

【0023】ファームウェア送信セルデータ処理部25は、回線送信待ち行列23内に存在する最古のアドレスデータについて待ち行列から取り出し、取り出したアドレスデータから共有メモリ31に格納されているセルデータを取り出し、取り出したセルデータをファームウェアセルデータ送信ポート7に送信する。また、送信したセルデータが使用していた共有メモリ31内のアドレスデータを空バッファ待ち行列40に返却するために、空バッファ処理部41に対してアドレスデータの返却を指示する。

【0024】回線受信セルデータ処理部51は、予め空バッファ待ち行列40にある空バッファを使用するために空バッファ処理部41に対して空バッファの要求を行い、獲得したアドレスデータを共有メモリ31のアドレスとして、回線受信ポート1で回線側より受信したセルデータを格納し、上記受信セルデータ内に格納されている宛先情報をアドレスとしてルーティングテーブル12を索引し、得られた情報から指定されたスイッチ送信待ち行列52、53、54の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記アドレスデータに書き換えることで、受信したセルデータを論理的に接続する。

【0025】スイッチ受信セルデータ処理部21は、予め空バッファ待ち行列40にある空バッファを使用するために空バッファ処理部41に対して空バッファの要求

を行い、獲得したアドレスデータを共有メモリ31のアドレスとして、スイッチ受信ポート5においてスイッチ側より受信したセルデータを格納し、上記受信したセルデータ内に格納されている宛先情報のチェック及びエラー情報のチェック結果に従い、回線送信待ち行列22、23またはスイッチ送信セルデータ処理部55、56、57の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記アドレスデータに書き換えることで、受信したセルデータを論理的に接続する。

【0026】ルーティングテーブル12は、回線とスイッチ間でのセルデータの送受信が行われる前に予め外部より設定し使用され、通常は回線受信ポート1で受信したセルデータ内に格納されている宛先情報をアドレスとして索引され、索引された情報は回線受信セルデータ処理部51に返却されてスイッチ送信待ち行列52、53、54のどの待ち行列に接続させたらよいかを決定させる。また、自己宛先格納レジスタ10とスイッチ受信ポート5で受信するスイッチからの送信セルデータ内に格納されている宛先情報を宛先比較回路11で比較した結果、宛先の不一致により送信元にセルデータを転送する場合においては、アドレス選択回路13においてスイッチ受信セルデータ処理部21からの送信元情報を選択し、上記選択データをアドレスとしてルーティングテーブル12を索引し、索引された情報はスイッチ受信セルデータ処理部21に返却されてスイッチ送信待ち行列52、53、54のどの待ち行列に接続させたらよいかを決定させる。

【0027】自己宛先格納レジスタ10は、回線とスイッチ間のセルデータの送受信が行われる前に予め外部より設定し使用され、上記レジスタとスイッチ受信ポート5で受信するスイッチからの送信セルデータ内に格納されている宛先情報と宛先比較回路11において比較され、受信したセルデータの送信先を決定し使用される。

【0028】次に、本実施形態に係るデータ伝送処理装置の動作の概要を説明する。本実施形態では、3つのスイッチセル送信ポートを有する例について説明する。回線側から送信されたセルデータは以下のようないくを経てスイッチ側に伝送される。まず、回線受信ポート1において受信したセルデータは、回線受信セルデータ処理部51に転送される。ここで、回線受信セルデータ処理部51は、予め空バッファ待ち行列40より、受信したセルデータを格納するための共有メモリ31のアドレスデータを獲得しておく。

【0029】回線受信セルデータ処理部51は、受信したセルデータ内に格納されている宛先情報をアドレスにしてルーティングテーブル12を索引し、索引して得たルーティング情報により、スイッチ送信待ち行列52、53、54のいずれか最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレス

データに書き換えることで、スイッチ送信待ち行列52、53、54に論理的に接続する。

【0030】上記スイッチ送信待ち行列52、53、54は、それぞれスイッチ送信セルデータ処理部55、56、57で制御されており、上記スイッチ送信セルデータ処理部55、56、57においてスイッチ送信待ち行列52、53、54の先頭にあるアドレスデータの取り出しが行われ、各スイッチ送信セルデータ処理部55、56、57からスイッチ送信ポート2、3、4にセルデータを送信し、スイッチにセルデータを送信する。

【0031】スイッチ側から送信されたセルデータの処理については、次のようになる。スイッチ受信ポート5において受信したセルデータは、スイッチ受信セルデータ処理部21に転送される。ここで、スイッチ受信セルデータ処理部21は、予め空バッファ待ち行列40より、共有メモリ31のアドレスデータを獲得しておく。受信したスイッチ受信ポート5からのセルデータは、自己宛先格納レジスタ10に予め格納されている自己宛先情報と、スイッチから送信されたセルデータに格納されている宛先情報とが宛先比較回路11においてチェックされ、その比較結果がスイッチ受信セルデータ処理部21に入力され、どの送信待ち行列に接続するのかが決定される。

【0032】また、スイッチから送信されたセルデータ内に格納されているエラー情報の有無もスイッチ受信セルデータ処理部21でチェックされ、チェックした結果により、どの送信待ち行列に接続するのかが決定される。

【0033】ここで、スイッチから送信されたセルデータの宛先情報と自己宛先格納レジスタ10に予め格納されている自己宛先情報とが一致し、スイッチから送信されたセルデータ内に格納されているエラー情報が無かった場合には、回線送信待ち行列22の最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレスデータに書き換える。これによって、回線送信待ち行列22に論理的に接続し、回線送信セルデータ処理部24において回線送信待ち行列22の先頭アドレスデータの取り出しが行われ、上記アドレスデータにより共有メモリ31から取り出したセルデータは、回線送信ポート6に転送され、回線側にセルデータの送信が行われる。

【0034】ここで、スイッチから送信されたセルデータの宛先情報と自己宛先格納レジスタ10に予め格納されている自己宛先情報とが一致しなかった場合においては、宛先が不一致であるセルデータを送信元に送り返すために、セルデータ内に格納されている宛先情報をアドレスにしてルーティングテーブル12を索引する。そして、索引して得たルーティング情報により、スイッチ送信待ち行列52、53、54のいずれか最後尾にあるア

ドレステータ内の次アドレスデータを、上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレスデータに書き換える。これによって、スイッチ送信待ち行列52、53、54のいずれかに論理的に接続する。

【0035】この時に、送信元にセルデータを送り返す場合においては、セルデータ内に格納されている送信元情報と宛先情報を交換し、宛先が不正であったことを知らせるエラー情報を有効にして、送信するセルデータ内に格納する。そして、上記スイッチ送信セルデータ処理部55、56、57において、スイッチ送信待ち行列52、53、54の先頭アドレスデータの取り出しが行われ、上記アドレスデータにより共有メモリ31から取り出したセルデータは、各スイッチ送信セルデータ処理部55、56、57からスイッチ送信ポート2、3、4に送信される。その結果、宛先が不一致であるセルデータがスイッチに送信され、送信元に返却される。

【0036】また、スイッチ受信セルデータ処理部21において、スイッチから送信されたセルデータ内にエラー情報が格納されている場合は、ファームウェアセルデータ送信ポート7に接続された回線送信待ち行列23の最後尾にあるアドレスデータ内の次アドレスデータを、上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレスデータに書き換える。これにより、回線送信待ち行列23に論理的に接続し、ファームウェア送信セルデータ処理部25において回線送信待ち行列23の先頭アドレスデータの取り出しが行われる。上記アドレスデータにより共有メモリ31から取り出したセルデータは、ファームウェアセルデータ送信ポート7に転送され、ファームウェアにエラー情報を持つセルデータの送信が行われ、ファームウェアによるエラー処理が行われる。

【0037】次に、図2のフローチャートを参照して、本実施形態の動作の詳細について説明する。まず、回線受信ポート1からスイッチ送信ポート2へのセルデータの伝送処理が行われる場合については次のようになる。回線受信ポート1が回線側から転送されたセルデータを受信すると、受信したセルデータを共有メモリ31へ一時格納するために、回線受信セルデータ処理部51は、空バッファ処理部41に対して格納が可能である共有メモリ31内アドレスデータの要求を行う（ステップS11）。

【0038】空バッファ処理部41は、要求を受けると空バッファ待ち行列40から先頭の共有メモリ31内アドレスデータを取り出し、回線受信セルデータ処理部51に送信する。上記共有メモリ31内アドレスデータを受け取った回線受信セルデータ処理部51は、回線受信ポート1で受信したセルデータを、上記獲得した共有メモリ31内アドレスデータに格納する。

【0039】さらに、回線受信セルデータ処理部51

は、受信したセルデータ内部に格納されている宛先情報をルーティングテーブル12のアドレスデータとしてルーティングテーブル12に送出し、アドレス選択回路13において回線受信セルデータ処理部51から送信されたルーティングテーブル12のアドレスデータが選択されてルーティングテーブル12を索引する。そして、索引して得られた情報を基にして、受信したセルデータの宛先に接続されているスイッチ送信ポート2に繋がっているスイッチ送信待ち行列52の最後尾にあるアドレスデータ内の次アドレスデータを、上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレスデータに書き換える。これによって、受信したセルデータをスイッチ送信待ち行列52に接続する。

【0040】ここで、スイッチ送信ポート2に繋がっているスイッチ送信セルデータ処理部55において、スイッチ送信待ち行列52の先頭のアドレスデータが取り出され、上記アドレスデータで指定された共有メモリ31の領域に格納されているセルデータを取り出し、その取り出したセルデータはスイッチ送信ポート2からスイッチへ送信される。

【0041】また、送信が完了した共有メモリ31内アドレスデータについては、空バッファ待ち行列40に返却するために空バッファ処理部41に送信される。上記共有メモリ31内アドレスデータを受け取った空バッファ処理部41は、空バッファ待ち行列40の最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記スイッチ送信セルデータ処理部55より返却された共有メモリ31内アドレスデータに書き換えることで、空バッファ待ち行列40への返却が完了する。

【0042】次に、正常なセルデータを受信した場合のスイッチ受信ポート5から回線送信ポート6への伝送処理については次のようになる。スイッチ受信ポート5で受信したセルデータは、スイッチ受信セルデータ処理部21に送信される。上記スイッチ受信セルデータ処理部21は、セルデータをスイッチ受信ポート5で受信すると、受信したセルデータを共有メモリ31へ一時格納するために、空バッファ処理部41に対して格納が可能である共有メモリ31内アドレスデータの要求を行う（ステップS12）。

【0043】空バッファ処理部41は要求を受けると、空バッファ待ち行列40から先頭の共有メモリ31内アドレスデータを取り出し、スイッチ受信セルデータ処理部21に送信する。

【0044】上記共有メモリ31内アドレスデータを獲得したスイッチ受信セルデータ処理部21は、上記獲得した共有メモリ31内アドレスデータにスイッチ受信ポート5で受信したセルデータを格納する。また、スイッチ受信セルデータ処理部21は、スイッチ受信ポート5で受信したセルデータ内に格納されているエラー情報を有無（ステップS12、ステップS13）、及び自己宛

11

先格納レジスタ10に格納されている値と受信したセルデータ内宛先情報の一一致確認を行う(ステップS14、ステップS15)。

【0045】ここで、正常なセルデータにおいては上記エラー情報は無く、受信したセルデータ内の宛先情報は自己宛先格納レジスタ10に格納されている値と一致しているために、スイッチ受信セルデータ処理部21は、共有メモリ31にスイッチ受信ポート5で受信したセルデータを格納した後に(ステップS16)、回線送信待ち行列22の最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレスデータに書き換えることで、受信セルデータを回線送信待ち行列22に接続する(ステップS17)。ここで、回線送信ポート6に繋がっている回線送信セルデータ処理部24において、回線送信待ち行列22の先頭のアドレスデータが取り出され、上記アドレスデータで指定された共有メモリ31の領域に格納されているセルデータを取り出し(ステップS18)、取り出したセルデータは回線送信ポート6から回線側に送信が行われる(ステップS19)。

【0046】また、上記送信が完了した共有メモリ31内アドレスデータについては、空バッファ待ち行列40に返却するために空バッファ処理部41に送信される(ステップS20)。上記共有メモリ31内アドレスデータを受け取った空バッファ処理部41は、空バッファ待ち行列40の最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記回線送信セルデータ処理部24より返却された共有メモリ31内アドレスデータに書き換えることで、空バッファ待ち行列40への返却が完了する(ステップS21)。

【0047】次に、エラー情報が有効なセルデータを受信した場合のスイッチ受信ポート5からファームウェアセルデータ送信ポート7への伝送処理が行われる場合については、次のようになる。スイッチ受信ポート5で受信したセルデータは、スイッチ受信セルデータ処理部21に送信される。上記スイッチ受信セルデータ処理部21は、セルデータをスイッチ受信ポート5で受信すると、受信したセルデータを共有メモリ31へ一時格納するため、空バッファ処理部41に対して格納が可能である共有メモリ31内アドレスデータの要求を行う。

【0048】空バッファ処理部41は要求を受けると、空バッファ待ち行列40から先頭の共有メモリ31内アドレスデータを取り出し、スイッチ受信セルデータ処理部21に送信する。上記共有メモリ31内アドレスデータを受け取ったスイッチ受信セルデータ処理部21は、上記獲得した共有メモリ31内アドレスデータにスイッチ受信ポート5で受信したセルデータを格納する(ステップS22)。

【0049】また、スイッチ受信セルデータ処理部21

12

は、スイッチ受信ポート5で受信したセルデータ内に格納されているエラー情報の有無及び自己宛先格納レジスタ10に格納されている値と受信セルデータ内宛先情報の一一致確認を行う。ここで、エラー情報が有効の場合においては、スイッチ受信セルデータ処理部21は、共有メモリ31内の指定されたアドレスにスイッチ受信ポート5で受信したセルデータを格納した後に、回線送信待ち行列23の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレスデータに書き換えることで、受信したセルデータを回線送信待ち行列23に接続する(ステップS23)。

【0050】ここで、ファームウェアセルデータ送信ポート7に繋がっているファームウェア送信セルデータ処理部25において、回線送信待ち行列23の先頭のアドレスデータが取り出され、上記アドレスデータで指定された共有メモリ31の領域に格納されているセルデータを取り出し、その取り出したセルデータはファームウェアセルデータ送信ポート7からファームウェアに対して送信が行われる(ステップS24、S25)。また、上記送信が完了した共有メモリ31内アドレスデータについては、空バッファ待ち行列40に返却するために空バッファ処理部41に送信される。

【0051】上記共有メモリ31内アドレスデータを受け取った空バッファ処理部41は、空バッファ待ち行列40の最後尾にあるアドレスデータ内に存在する次アドレスデータを、上記ファームウェア送信セルデータ処理部25より返却された共有メモリ31内アドレスデータに書き換えることで、空バッファ待ち行列40への返却が完了する(ステップS21)。

【0052】最後に、セルデータ内宛先情報が間違っているセルデータを受信した場合のスイッチ受信ポート5からスイッチ送信ポート2の送信元への受信セルデータの返却処理が行われる場合については、次のようになる。まず、上記ステップS11からステップS15までの処理と同様の処理を行う。そして、ステップS15で、自己宛先格納レジスタ10に格納されている値と受信セルデータ内宛先情報とが不一致となるので、不一致通知を宛先比較回路11からスイッチ受信セルデータ処理部21へ送信する。不一致通知を受け取ったスイッチ受信セルデータ処理部21は、共有メモリ31に格納されたスイッチ受信ポート5で受信したセルデータについて、宛先情報と送信元情報とを交換したデータ、及び「宛先が不正」であるというエラー情報を共有メモリ31内の指定された領域に格納する。

【0053】スイッチ受信ポート5で受信したセルデータ内にある送信元情報をルーティングテーブル12のアドレスデータとしてルーティングテーブル12に送出し、アドレス選択回路13においてスイッチ受信セルデータ処理部21から送信されたルーティングテーブル1

13

2のアドレスデータが選択されて、ルーティングテーブル12を索引し、索引して得られた情報を基にして、このセルデータの送信先に接続されているスイッチ送信ポート2に繋がっているスイッチ送信待ち行列52の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記受信したセルデータを共有メモリ31へ格納した共有メモリ31内アドレスデータに書き換えることで、受信した宛先不正のセルデータがスイッチ送信待ち行列52に接続される。

【0054】ここで、スイッチ送信ポート2に繋がっているスイッチ送信セルデータ処理部55において、スイッチ送信待ち行列52の先頭のアドレスデータを取り出され、上記アドレスデータで指定された共有メモリ31の領域に格納されているセルデータを取り出し、取り出したセルデータはスイッチ送信ポート2からスイッチに対しての送信（受信セルデータの返却）が行われる。

【0055】また、送信が完了した共有メモリ31内アドレスデータについては空バッファ待ち行列40に返却するために空バッファ処理部41に送信される。上記共有メモリ31内アドレスデータを受け取った空バッファ処理部41は、空バッファ待ち行列40の最後尾にあるアドレスデータ内に存在する次アドレスデータを上記スイッチ送信セルデータ処理部55より返却された共有メモリ31内アドレスデータに書き換えることで、空バッファ待ち行列40への返却が完了する。

【0056】このように本実施形態では、スイッチ側から送信されたセルデータを受信する上で、宛先が異なるセルデータを間違えて受信してしまった場合に送信元に返却するようにしたので、送信元が送信したセルデータが転送エラーで目的のノードまで転送できなかったということを積極的に認識でき、転送エラーからの回復やデバッグ処理等において円滑に行うことが可能である。

【0057】なお、本実施形態では、現行では3系統のスイッチ送信ポート並びに送信待ち行列、1系統のスイッチ受信ポート、1系統の回線受信ポート、1系統の回線送信ポート、及び1系統のルーティングテーブルについて記述したが、以上の回路については、複数系統において実現することが可能である。

14

【0058】

【発明の効果】以上詳細に説明したように本発明によれば、宛先情報が異なるセルデータを受信したり、予めエラーが発生しているという情報を持っているセルデータを受信した場合においても、送信元が送信したセルデータが転送エラーで目的のノードまで転送できなかつたということを積極的に認識でき、転送エラーからの回復やデバッグ処理等において円滑に行うことが可能である。

【図面の簡単な説明】

10 【図1】 本発明の実施の一形態に係るデータ伝送処理装置の構成ブロック図である。

【図2】 実施形態の動作を示すフローチャートである。

【図3】 従来の伝送データ処理装置の要部構成を示すブロック図である。

【図4】 従来の伝送データ処理方法を示すフローチャートである。

【図5】 従来のデータ伝送処理方式の模式図である。

【符号の説明】

20 1 回線受信ポート

2、3、4 スイッチ送信ポート

5 スイッチ受信ポート

6 回線送信ポート

7 フームウェアセルデータ送信ポート

10 自己宛先格納レジスタ

11 宛先比較回路

12 ルーティングテーブル

13 アドレス選択回路

21 スイッチ受信セルデータ処理部

30 22、23 回線送信待ち行列

24 回線送信セルデータ処理部

25 フームウェア送信セルデータ処理部

31 共有メモリ

40 空バッファ待ち行列

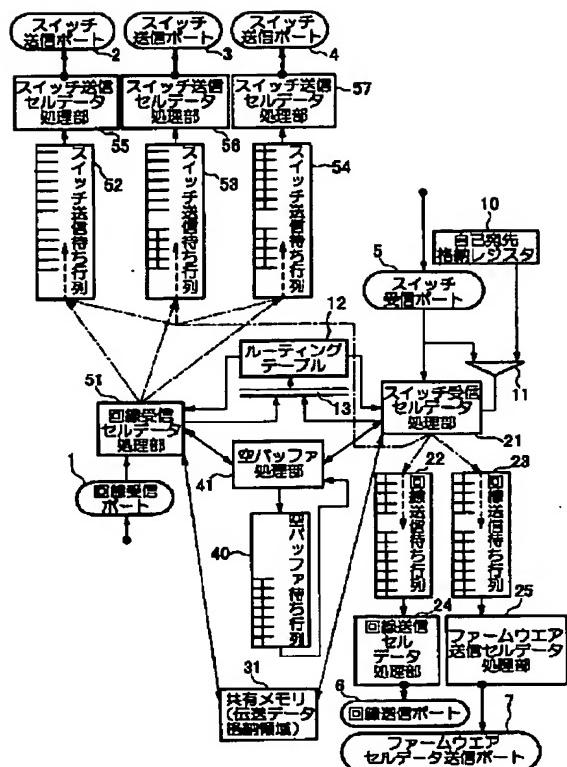
41 空バッファ処理部

51 回線受信セルデータ処理部

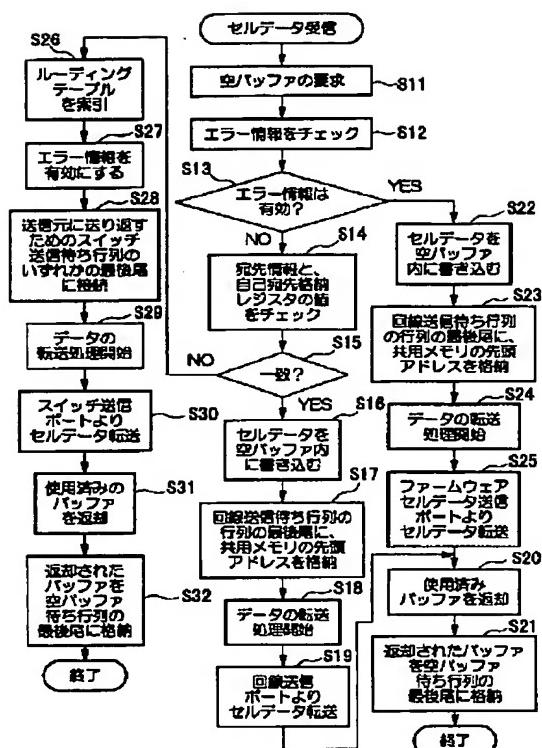
52、53、54 スイッチ送信待ち行列

55、56、57 スイッチ送信セルデータ処理部

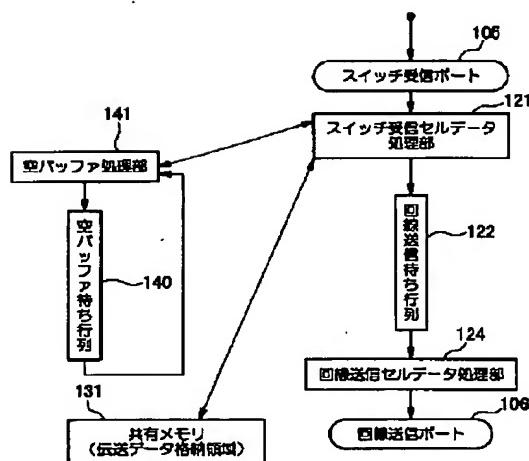
【図1】



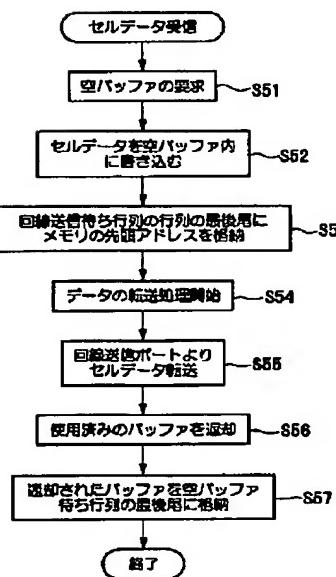
【図2】



【図3】



【図4】



【図5】

